



Gefördert durch:



Bundesministerium  
für Wirtschaft  
und Technologie

aufgrund eines Beschlusses  
des Deutschen Bundestages

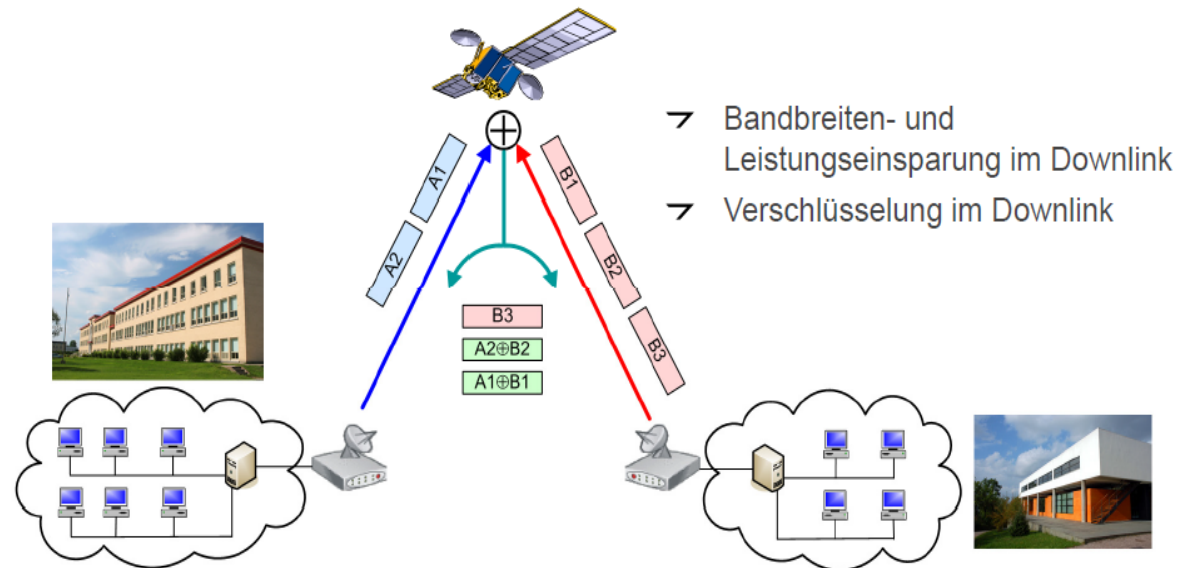
# Baugruppen auf COTS-Basis für den NEXT On-Board Processor

## 4. Nationale Konferenz „Satellitenkommunikation in Deutschland“, 25./26. März 2015, Bonn

Andreas Weiland, Dr. Klaus Jäckel (IQ wireless GmbH)  
Anton Donner, Dr. Hermann Bischl (DLR-KN)

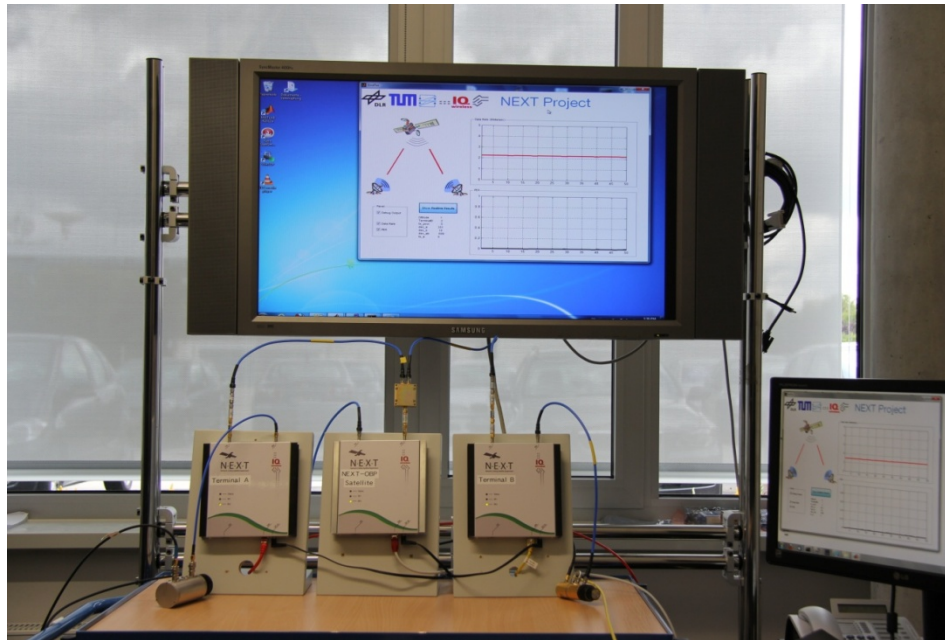
# Grundlagen des Projektes (1)

- Vorlaufprojekt zu Grundlagen der Netzcodierung / NEXT (2009-2012)
- Algorithmenentwicklung sowie -verifizierung mit Labordemonstrator
- Experiment 1: **Network Coding** (2-way Relaying)
- Experiment 2: **Reliable Multicast**
- Experiment 3: **Multiuser Detection**



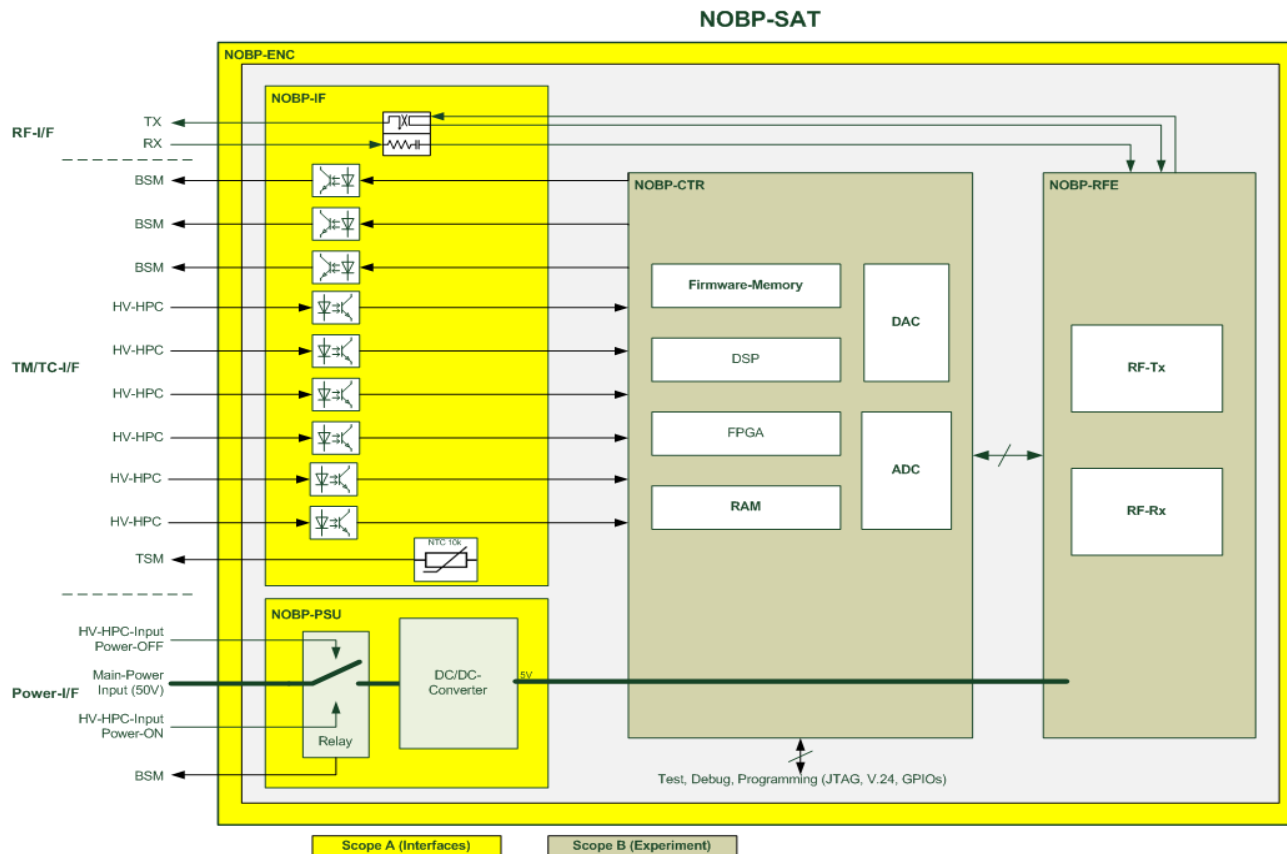
# Grundlagen des Projektes (2)

- Aufbau eines Labordemonstrators als S-Band-Transceiver (2.x GHz)
- Implementierung der Algorithmen in DSP/FPGA (Realtime bis Mbit/s)
- Verifizierung und Performancetest der Verfahren und Algorithmen



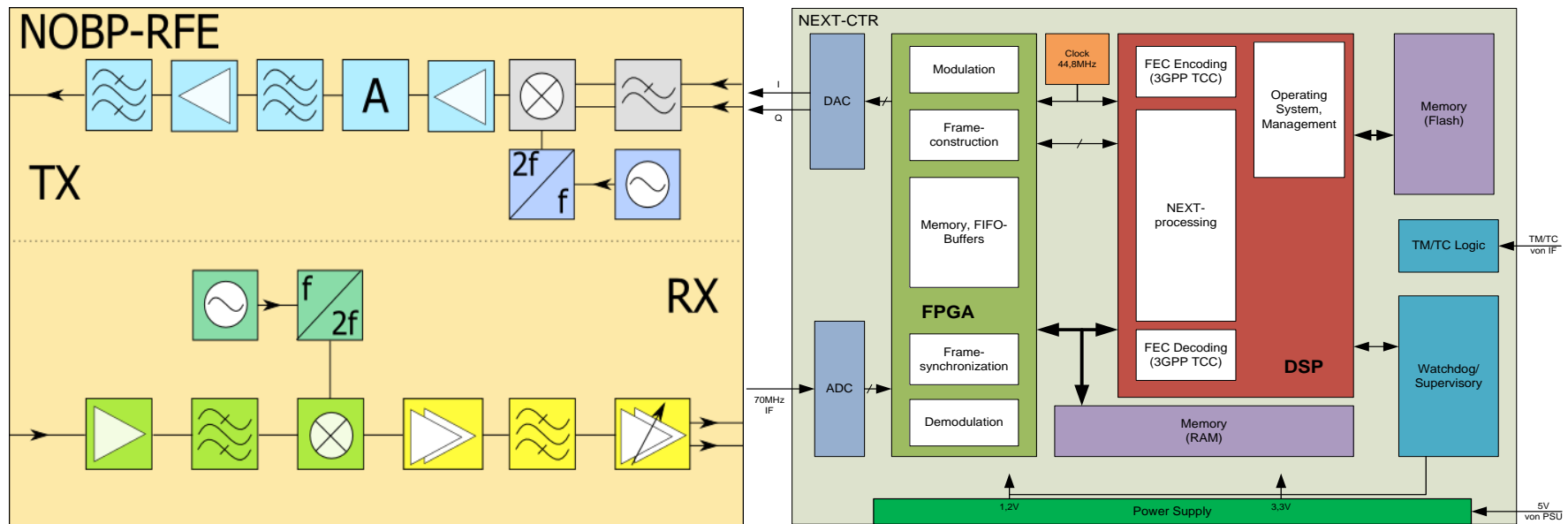
- Konzipierung, Entwicklung und Qualifizierung einer On-Board-Processing-Plattform (OBP) für GEO-Satelliten
- Adaptierung der Algorithmen für die Anwendung über GEO-Satellit
- Test des Gesamtequipments im Zusammenhang mit K/Ka-Band-Funkequipment auf der Satelliten- und Bodenstationsseite
- Anforderungen und Bedingungen:
  - Nutzungsmöglichkeit der vorhandenen NEXT-Laborplattform
  - Applikation von Commercial-Off-the-Shelf-(COTS) Komponenten
  - Erfüllung der Mitfluganforderungen
  - Enger Zeitplan und limitierte Ressourcen (finanzielles Budget, Personal u.a.)
  - Geringer Erfahrungshorizont im GEO-Bereich
- Neuartiger technischer Ansatz = Risiko + Chance:
  - Trennung des Equipments in **Scope A** (Interface zum Satellitenbus) und **Scope B** (OBP-HF und Signalverarbeitung / Steuerung des experimentellen Teils)
  - **Scope A:** Qualifizierte Komponenten und Prozeduren gemäß H2SAT-GERD u.a.
  - **Scope B:** Eigenentwicklung und Qualifizierung der Komponenten zur Erfüllung einer geplanten Lebensdauer von 3 Jahren mit Nicht-Space COTS Bauelementen
  - Abgrenzung über Analysen, Tests und Nachweise

# Designüberblick und technischer Ansatz



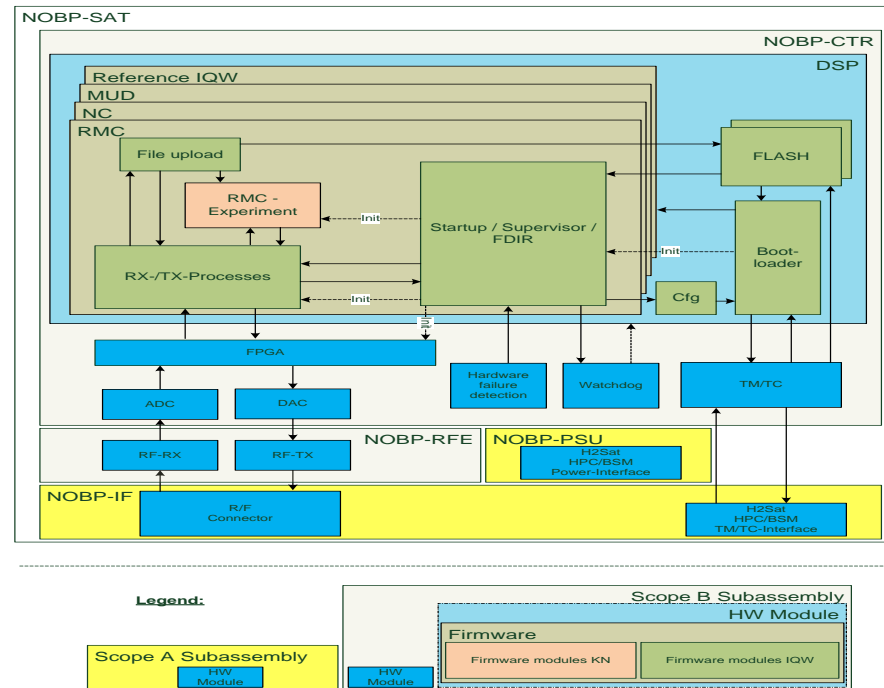
- BUS-Schnittstellen nur in Scope A, „minimalistisches“ Design
- „gekapseltes“ Technologieexperiment als Scope B

# Überblick zur Hardware-Funktionalität



- RFE und CTR basierend auf HiRel-COTS-Komponenten, Qualifizierungstests für Einsatz im GEO-Satelliten (Scope B)
- Rx-/Tx-Schnittstelle im L-Band
- CTR als rekonfigurierbare Software Defined Radio Struktur
- Leistungsfähiges Signalprocessing über DSP, Co-Prozessor, FPGA

# Überblick zur Firmware-Funktionalität

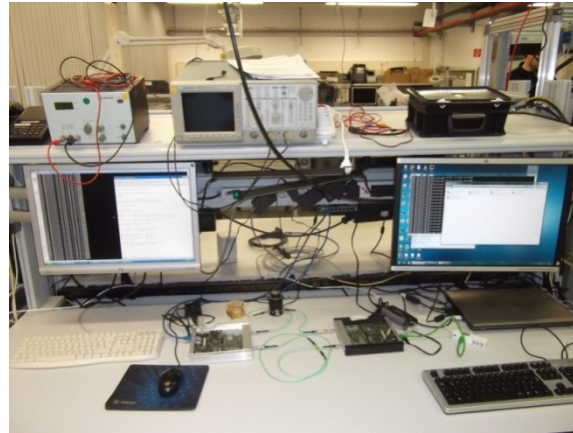
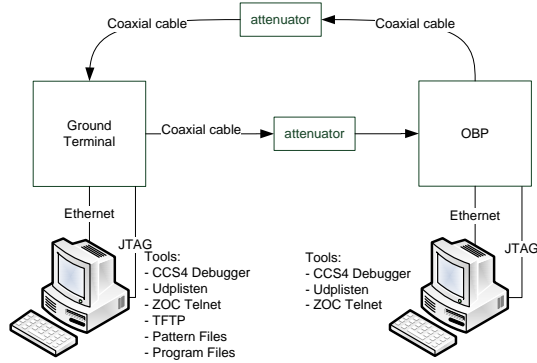


- Echtzeitfähige Algorithmen für Experimente unter angepasstem OS
- Redundanz und Fehlercheck (CRC) für Firmwarekomponenten
- Umfangreiche Selbsttest-Möglichkeiten (FDIR)
- Konfigurationsmöglichkeit und Firmware-Upload via Radio-I/F (User Link)

- Slice-Konzept mit Realisierung thermischer und mechanischer Schnittstellen
  - 4 Gehäuseteile
  - Aluminium-Frästeile
- durch reduzierte Struktur- und Thermalanalysen prinzipiell bestätigt
- Mechanische Abmaße:  
110mm x 160mm x 160mm
- Masse: < 5 kg
- Leistungsaufnahme: <25 W







## ➤ Gegenwärtiger Projektstand:

- Funktionierender Labor-Demonstrator mit erweiterter Firmware-Funktionalität gegenüber NEXT
- Schaltungs-Entwicklung für EM einschließlich PCB-Layout, Gehäusedesign
- Umfangreiche theoretische und simulatorische Analysen zu den Baugruppen (thermisch, Festigkeit, Zuverlässigkeit, FMEA usw.)
- Strahlungstests (RTM) für Scope B-Komponenten mit TID  $\geq 24$  kRad (Si)

- RF-Transceiver mit On-Board-Prozessor für mehrjährigen GEO-Satelliteneinsatz
- Status: Abschluss Phase B mit Preliminary Design Review (PDR) und Technology Readiness Level (TRL) 4
- Erfüllung der Mitfluganforderungen H2SAT (als nichtkommerzielles Experiment)
  
- Technische Parameter:
  - Rx/Tx-Frequenzlage 1.53 GHz, Voll-Duplex Operation
  - BW = 10 MHz, Datenrate bis 10 Mbit/s
  - $P_{\text{out}} = -20 \text{ dBm}$ ,  $P_{\text{in}} \geq -70 \text{ dBm}$
  - Tx Direct Upconversion, Rx IF Sampling
  - Digitale Signalverarbeitung mit TI 1 GHz DSP / 8 parallele Instruktionen, Co-Prozessor für Forward Error Correction (FEC), FPGA
  - Arbeitsspeicher 256 Mbit SDRAM, Firmware 2 x 32 Flash Memory

## Vielen Dank für Ihre Aufmerksamkeit !

### Ansprechpartner:

Deutsches Zentrum für Luft- und Raumfahrt e.V. (DLR) Institut für  
Kommunikation und Navigation | Oberpfaffenhofen | 82234 Weßling

Anton Donner | Projektkoordinator

Telefon +49 8153 28 2883 | Telefax +49 8153 28 1442 |  
[anton.donner@dlr.de](mailto:anton.donner@dlr.de) [www.dlr.de](http://www.dlr.de)

IQ wireless GmbH | Carl-Scheele-Strasse 14 | 12489 Berlin

Dr. Klaus Jäckel

Telefon +49 30 6392 80500 | Telefax +49 30 6392 80505 |  
[klaus.jaeckel@iq-wireless.com](mailto:klaus.jaeckel@iq-wireless.com) [www.iq-wireless.com](http://www.iq-wireless.com)