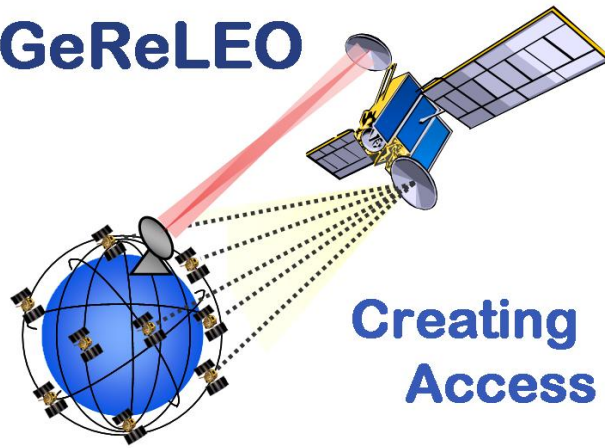


# GeReLEO



Creating  
Access

Gefördert durch:



Bundesministerium  
für Wirtschaft  
und Technologie

aufgrund eines Beschlusses  
des Deutschen Bundestages

## GeReLEO-MODULOS

### Modementwicklung für ein Datenrelaissatellitensystem

Zoltán Katona, Anton Donner, Alessandro Del Bianco, Hartmut Brandt  
(DLR Institut für Kommunikation und Navigation)

Michael Gräßlin, Thomas Aust, Heiko Strack (Steinbeis-  
Innovationszentrum Raumfahrt)

Martin Brück, Norman Kranich (SINTEC Microwave Systems)

# Konzept GeReLEO Datenrelais

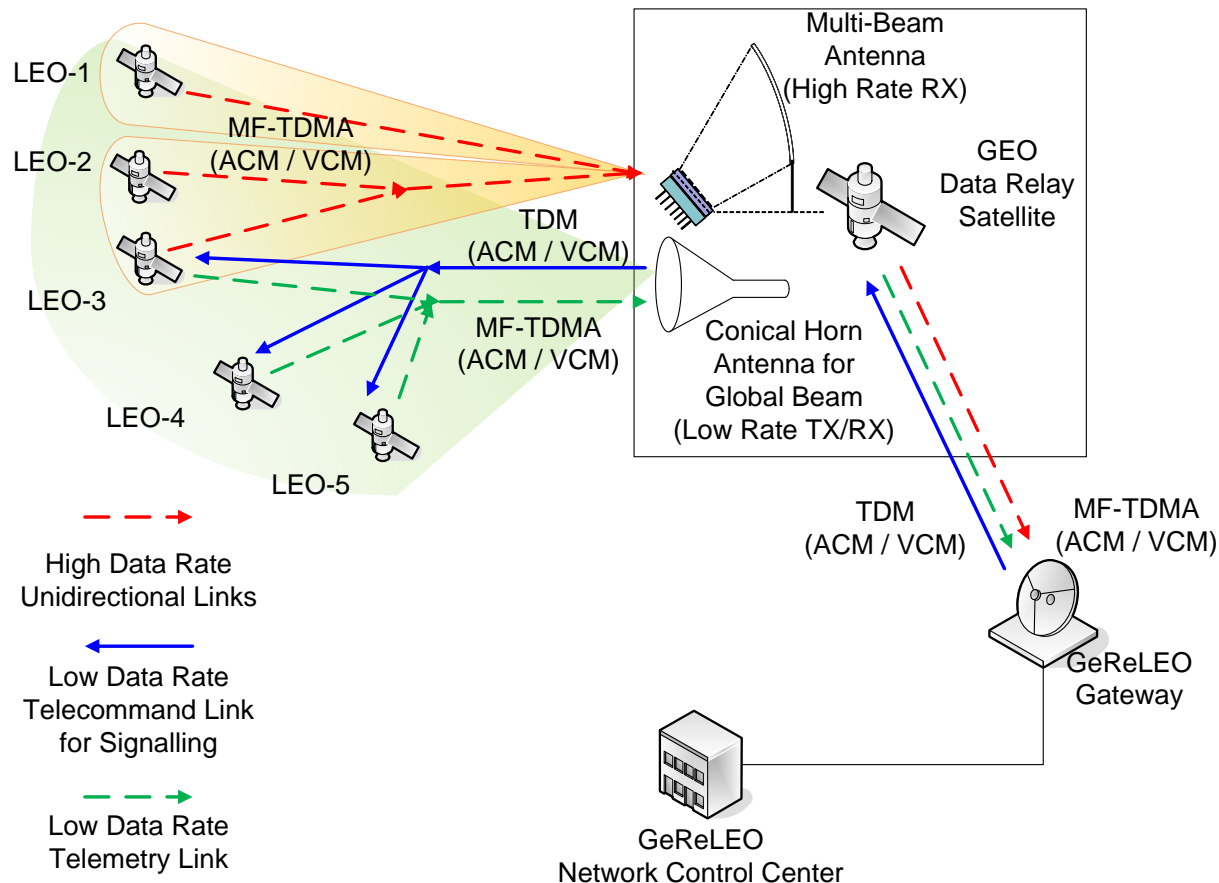


## Hochratige Ka-Band Links

- Mehrfrequenz-TDMA
- Adaptive Codierung & Modulation

## Niederratige Ka-Band Links

- TDMC für 10-15 Satelliten
- Adaptive Codierung & Modulation



- Vielfachzugriff (Unterstützung mehrerer LEO-Satelliten)
- Bandbreiteneffizienz
  - maximale Datenrate bei
  - minimaler Sendeleistung
- Zeitvarianter Übertragungskanal
  - atmosphärische Störungen (GEO - Gateway)
  - Abstandsänderung GEO – LEO
  - „Durchfliegen“ der Empfangsantennencharakteristik (GEO), mögliche Fehlausrichtung der Antennen
  - Dopplerverschiebung
- (Re-)Synchronisierung notwendig bei
  - Erscheinen des LEO am Horizont
  - Beamwechsel (Empfangsantenne auf dem GEO)

# GeReLEO-MODULOS: Entwicklung eines Modems für LEO-Satelliten

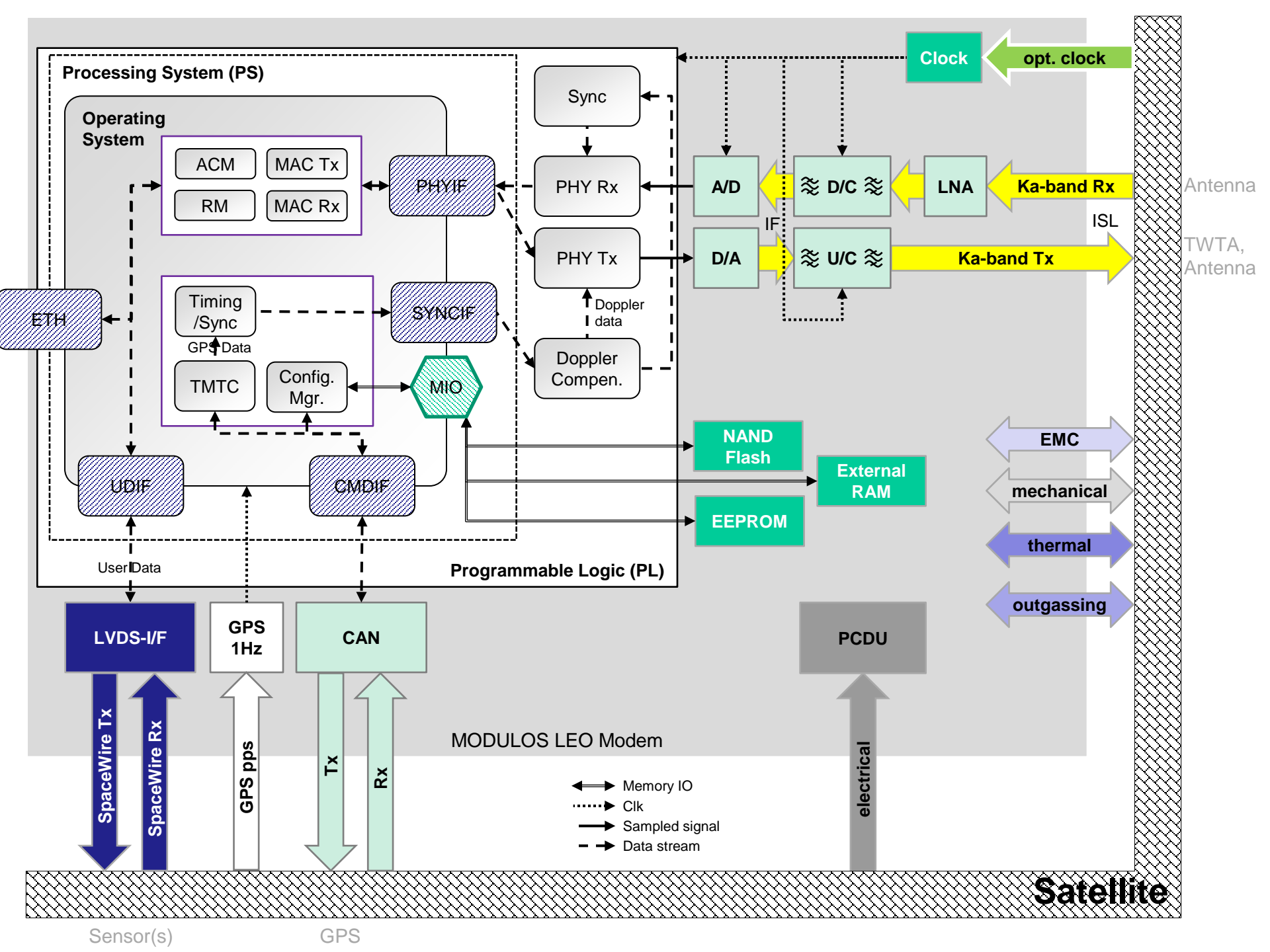


## Entwicklungsziele:

- Engineering Model in Hard- und Software (inkl. Bodenstationsmodem)
- geringe Masse und geringer Leistungsbedarf
- abgestufte Modulations- und Codierungsverfahren („ModCod“)
  - **Hochratiger Link:**
    - Modulation: QPSK, 8PSK, optional 16APSK
    - LDPC Code Rate: 0,5; 0,625; 0,75; 0,8125; 0,90625
    - Rahmenlänge: 9216 Bit (fest)
  - **Niederratiger Link (TMTC):**
    - Modulation: QPSK, 8PSK
    - LDPC Code Rate: 0,25; 0,5; 0,625; 0,75; 0,9375
    - Rahmenlänge: 2304 bit (fest)
- Rekonfigurierbarkeit des Modems (→ Firmwareaktualisierung)

## XILINX ZYNQ 7000 FPGA

- 2 ARM-Prozessoren (Cortex A9) für höhere Protokollschichten
  - Echtzeitbetriebssystem QNX
  - DMA basiertes Daten-Interface zum FPGA
- FPGA für digitale Signalverarbeitung (Rx/Tx)
  - Signalerkennung und Synchronisierung (inkl. Frequenzkorrektur bei Doppler)
  - (De-)Modulation des Datenstroms
  - Fehlerkorrektur/Decodierung
- Weltraumtaugliche Analog-Digital- bzw. Digital-Analog-Wandlung



**Processing System (PS)**

**Operating System**

ACM    MAC Tx

RM    MAC Rx

Timing /Sync

GPS Data

TMTTC    Config. Mgr.

PHYIF

SYNCFIF

MIO

Sync

PHY Rx

PHY Tx

Doppler Compen.

Doppler I data

A/D

D/C

LNA

D/A

U/C

Ka-band Tx

NAND Flash

EEPROM

External RAM

LVDS-I/F

GPS 1Hz

CAN

PCDU

SpaceWire Tx

SpaceWire Rx

GPS pps

Tx

Rx

electrical

EMC

mechanical

thermal

outgassing

Sensor(s)

GPS

**Satellite**

Antenna

TWTA, Antenna

Clock

opt. clock

Ka-band Rx

Ka-band Tx

ISL

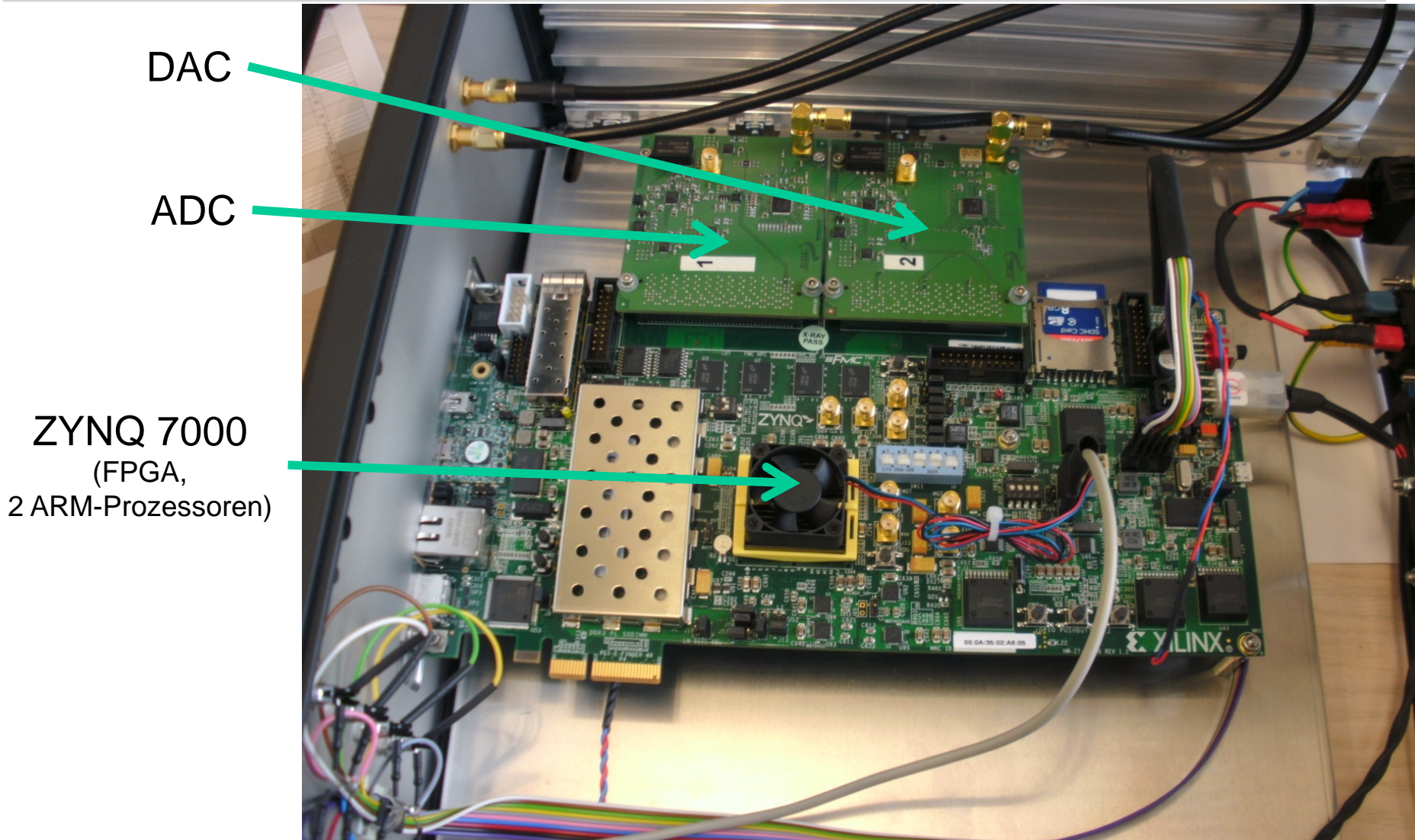
User Data

Programmable Logic (PL)

MODULOS LEO Modem

- ↔ Memory IO
- ⋯ Clk
- Sampled signal
- - - Data stream

# Entwicklungsumgebung (Bread Board)



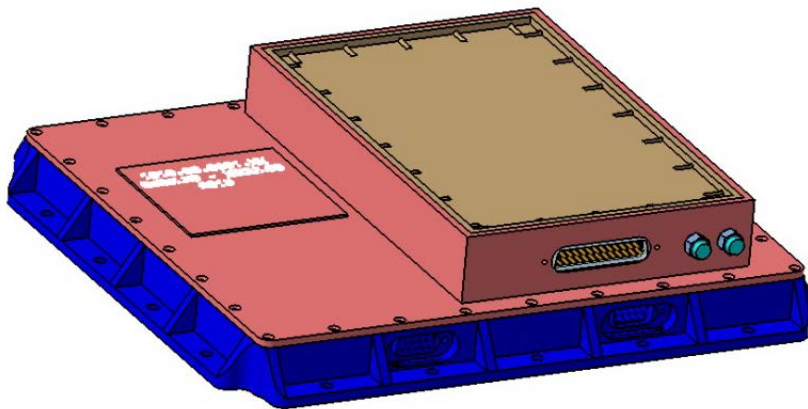
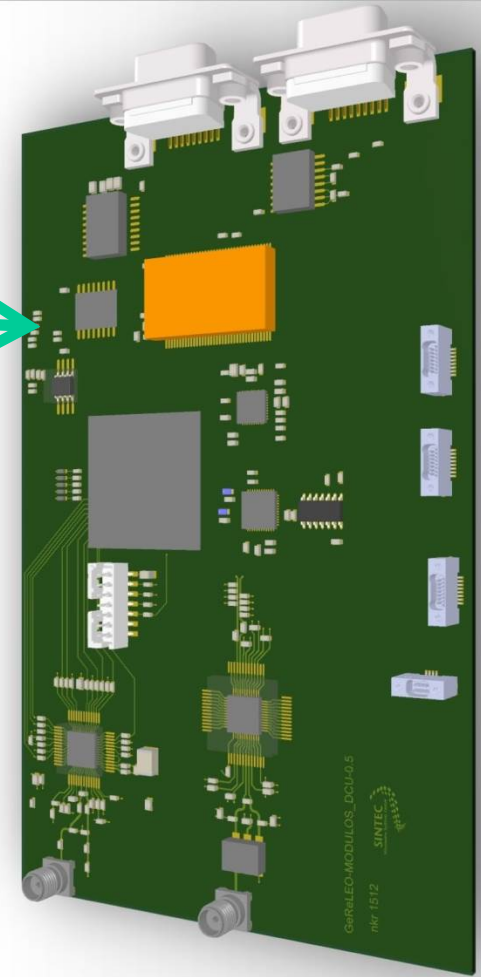
DAC

ADC

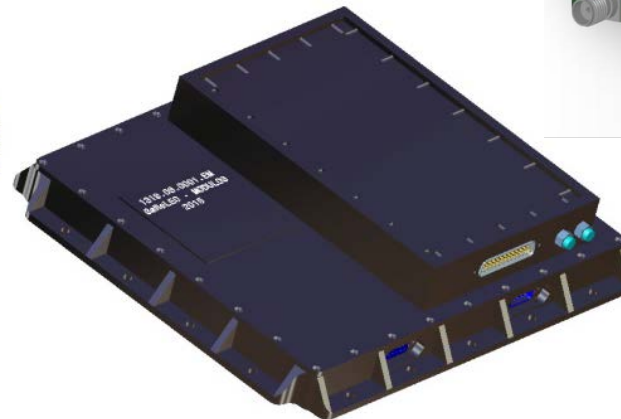
ZYNQ 7000  
(FPGA,  
2 ARM-Prozessoren)

# Status EM-Hardware

- Prototyp digitales Signalboard
  - Bootkonzept FPGA
  - BauteilAuswahl weitgehend abgeschlossen
  - Platinenfertigung und –bestückung
- vorläufiges Gehäusedesign



Abmessung: 250mm x 222mm x 50mm  
Masse < 5kg





# Zusammenfassung GeReLEO-MODULOS



- LEO-Modem für kleine/leichte Satelliten (oder UAVs oder Rover oder...)
  - kontinuierliche Datenübertragung über längeren Zeitraum → keine Bursts mit hohen Spitzensendeleistungen
  - Leistungsfähige Fehlervorwärtskorrektur
  - ModCod-Umschaltung deterministisch und/oder adaptiv
  - Vielfachzugriffsverfahren für den Betrieb mehrerer Modems
  - flexible Architektur für Anbindung verschiedenster „Higher Layer“ (SpaceWire, CAN, MILBUS, Ethernet usw.)